

처음 만나는 디지털 논리회로

제11장 메모리

기출문제 풀이

01. 컴퓨터에서 MAR(Memory Address Register)의 역할은?

- ① 수행되어야 할 프로그램의 주소를 가리킨다.
- ② 메모리에 보관된 내용을 누산기(accumulator)에 전달하는 역할을 한다.
- ③ 고급 수준 언어를 기계어로 변환해 주는 일종의 소프트웨어이다.
- ④ CPU에서 기억 장치 내의 특정 주소에 있는 데이터나 명령어를 인출하기 위해 그 주소를 기억하는 역할을 한다.

메모리 주소 레지스터(MAR, memory address register)

메모리에 있는 특정한 워드와 데이터 전송을 수행하는 경우, 해당 워드의 주소가 MAR에 전송된다.

02. 메모리 버퍼 레지스터(MBR)의 설명으로 옳은 것은?

- ① 다음에 실행할 명령어의 주소를 기억하는 레지스터
- ② 현재 실행중인 명령의 내용을 기억하는 레지스터
- ③ 기억 장치를 출입하는 데이터가 일시적으로 저장하는 버퍼 레지스터
- ④ 기억 장치를 출입하는 데이터의 주소를 기억하는 레지스터

메모리 버퍼 레지스터(MBR, memory buffer register)

레지스터와 외부 장치 사이에서 전송되는 데이터의 통로다. 즉, 메모리에 쓰기 제어 신호가 입력되면 MBR의 내용을 지정된 주소의 메모리에 저장되며, 읽기 제어 신호가 입력되면 지정된 주소의 메모리의 내용을 MBR로 전송한다.

03. 메모리에 새로운 워드를 저장시키려 한다. 올바른 순서는?

- ① MBR의 데이터를 메모리로 전송
- ② write 제어신호 작동
- ③ 지정된 워드의 번지를 MAR로 전송

① ① ①-②-③

② ③-②-①

③ ①-③-②

④ ③-①-②

MAR이 지정하는 주소의 메모리에 새로운 데이터를 저장(write)하는 동작 순서

- 지정된 메모리의 주소를 MAR로 전송한다.
- 저장하려는 데이터 비트를 MBR로 전송한다.
- 쓰기 제어신호를 동작시킨다.

04. 컴퓨터의 메모리 용량이 $16K \times 32\text{bit}$ 라고 하면 MAR(memory address register)과 MBR(memory buffer register)은 각각 몇 비트인가?

- ① MAR:12, MBR:16
- ② MAR:32, MBR:14
- ③ MAR:12, MBR:32
- ④ MAR:14, MBR:32

$$16K \times 32 = 2^4 \times 2^{10} \times 32 = 2^{\overset{\text{MAR}}{\uparrow} 14} \times \boxed{32} \leftarrow \text{MBR}$$

05. 16384×16 의 용량을 가진 메모리에서 MAR은 몇 비트로 구성되는가?

- ① 12비트
- ② 14비트
- ③ 16비트
- ④ 32비트

$$16384 \times 16 = 2^{14} \times 16 = 2^{\overset{\text{MAR}}{\uparrow} 14} \times \boxed{16} \leftarrow \text{MBR}$$

08. SRAM의 용량이 1024byte 일 경우 필요한 어드레스 선의 개수는 몇 개인가? 단, 데이터 선은 8선이다.

- ① 4개 ② 9개
③ 10개 ④ 20개

$1024 \times 8 = 2^{10} \times 8 = 2^{\text{MAR}} \times \text{MBR}$

MAR = 어드레스 선 수 = 10

MBR = 데이터 선택 수 = 8

10. 컴퓨터 주기억 장치의 용량이 256MB라면 주소 버스는 최소한 몇 bit 이어야 하는가?

- ① 24bit
- ② 26bit
- ③ 28bit
- ④ 30bit

$$256M \times 8 = 2^8 \times 2^{20} \times 8 = 2^{\overset{\text{MAR}}{\uparrow} 28} \times \boxed{8} \leftarrow \text{MBR}$$

12. 컴퓨터 주기억 장치의 용량을 1Mbyte의 크기로 구성하려고 한다. 1바이트가 8비트이고 패리티 비트를 포함한다면 64Kbit DRAM 칩이 몇 개가 필요한가?

- ① 16개 ② 17개 ③ 128개 ④ 144개

$$\frac{2^{20} \times (8 + 1)}{2^{16} \times 1} = 2^4 \times 9 = 16 \times 9 = 144$$

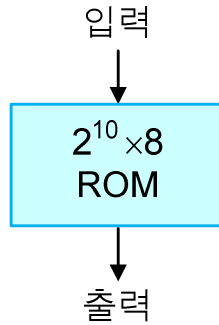
13. 4096×1bit의 반도체 메모리 RAM 칩을 이용하여 16Kbyte의 기억 장치를 구성하기 위해 필요한 가장 적당한 칩의 수는?

- ① 16개 ② 32개 ③ 64개 ④ 128개

$$\frac{16 \times 1024 \times 8}{4096 \times 1} = \frac{2^4 \times 2^{10} \times 2^3}{2^2 \times 2^{10}} = \frac{2^{17}}{2^{12}} = 2^5 = 32$$

15. 다음 그림은 어떤 ROM 소자의 블록도이다. 이 소자를 사용하여 4KB 메모리를 구성하려면 몇 개의 소자가 필요한가?

- ① 2개
- ② 4개
- ③ 8개
- ④ 10개



$$\frac{4096 \times 8}{2^{10} \times 8} = \frac{2^{12} \times 8}{2^{10} \times 8} = 2^2 = 4$$

16. 입력 주소 선이 10개, 출력 데이터 선이 8개인 ROM의 기억 용량은?

- ① 256byte ② 1024byte
③ 2048byte ④ 8192byte

ROM의 기억용량 단위는 bit이므로 $2^{10} \times 8 \text{ bit} = 1024 \text{ byte}$

17. 마이크로프로세서가 16비트 데이터 버스(data bus)와 8비트 주소 버스(address bus)를 갖고 있다고 가정할 때 마이크로프로세서에 연결될 수 있는 최대 메모리 용량은 얼마인가?

- ① 256byte ② 512byte
③ 1,024byte ④ 2,048byte

$$2^8 \times 16 \text{ bit} = 2^8 \times 2^1 \times 8 \text{ bit} = 512 \times 8 \text{ bit} = 512 \text{ byte}$$

18. 주소(address)가 16선(line)이고, 데이터(data)가 8선인 프로세서에서 어드레스 1선을 추가하면 전체 프로세서의 용량은 얼마나 되는가?

- ① 526Kbyte ② 128Kbyte
- ③ 64Kbyte ④ 32Kbyte

$$2^{16+1} \times 8 \text{ bit} = 2^{17} \times 8 \text{ bit} = 2^7 \times 2^{10} \times 8 \text{ bit} = 128 \times 1024 \times 8 \text{ bit} = 128\text{Kbyte}$$

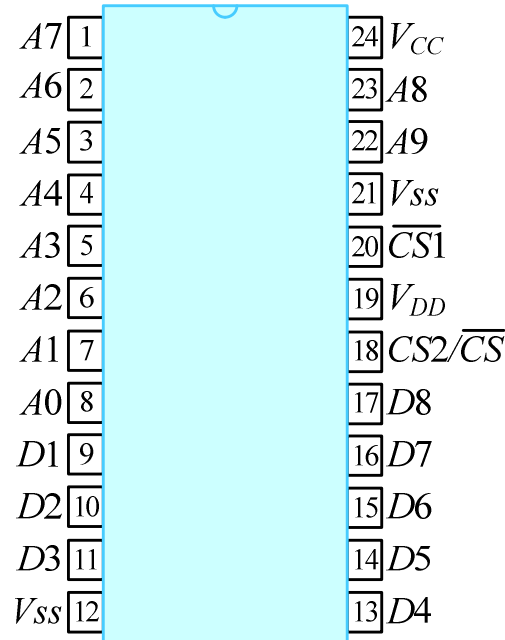
19. 어떤 컴퓨터의 주소 레지스터(address register)가 16비트일 때 최대 주소 지정 가능한 용량은?

- ① 256K ② 64K
- ③ 32K ④ 16K

$$2^{16} = 2^6 \times 2^{10} = 64\text{K}$$

20. 다음 그림은 마이크로 컴퓨터의 ROM(read only memory)을 나타낸 것이다. 각 핀의 상태를 기준으로 할 때 메모리의 최대 용량은 얼마인가?

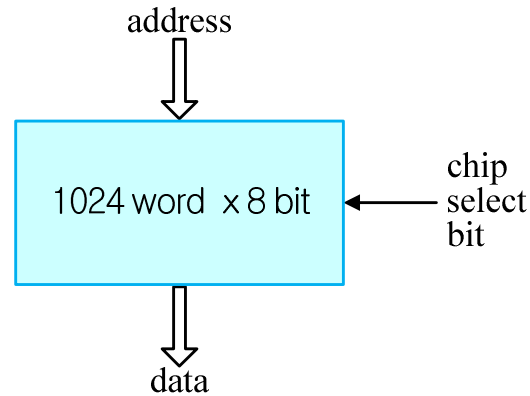
- ① $1024 \times 8(\text{bit})$
- ② $512 \times 16(\text{bit})$
- ③ $2048 \times 8(\text{bit})$
- ④ $256 \times 16(\text{bit})$



그림에서 주소선은 10개($A_9 \sim A_0$), 데이터 선은 8개($D_8 \sim D_1$)이다.
따라서 $2^{10} \times 8 \text{ bit} = 1024 \times 8 \text{ bit}$

21. 그림과 같은 메모리 IC에 필요한 핀(pin)의 수는?

- ① 17개
- ② 18개
- ③ 19개
- ④ 20개



주소선은 10개, 데이터 선은 8개, 칩 선택 신호선은 1개다.
따라서 핀 수는 $10 + 8 + 1 = 19$ 개

22. 14개의 어드레스 비트는 몇 개의 메모리 장소 내용을 리드(read) 할 수 있는가?

- ① 14개
- ② 140개
- ③ 16384개
- ④ 32768개

$$2^{14} = 2^4 \times 2^{10} = 16 \times 1024 = 16384$$

23. 10개의 입력 선과 16개의 출력 선을 갖는 ROM이 있다. 이 ROM의 전체 비트 수는?

- ① 10×16
- ② $2^{10} \times 16$
- ③ 10×2^{16}
- ④ $2^{10} \times 2^{16}$

ROM의 기억용량 단위는 bit이므로 $2^{10} \times 16$ bit

24. 어떤 마이크로 컴퓨터의 기억 용량이 64Kbyte이다. 이 마이크로 컴퓨터의 메모리 수와 필요한 주소선의 수는? 단, 메모리 1개의 용량은 1byte이다.

- ① 2^{16} 개, 16 line
- ② 2^{64} 개, 64 line
- ③ 2^{64} 개, 16 line
- ④ 2^{16} 개, 64 line

$$64\text{Kbyte} = 2^6 \times 2^{10} \times 8 = 2^{16} \times 8$$

25. 다음의 소자 중에서 전원과 관련된 신호는 제외하고 연결선의 수가 가장 많은 것은?

- ① $1\text{K} \times 4\text{bit}$ DRAM
- ② $8\text{K} \times 4\text{bit}$ SRAM
- ③ $4\text{K} \times 1\text{bit}$ DRAM
- ④ $64\text{K} \times 8\text{bit}$ SRAM

$$1\text{K} \times 4\text{bit} : \text{MAR} = 10, \text{MBR} = 4 \rightarrow 14$$

$$8\text{K} \times 4\text{bit} : \text{MAR} = 13, \text{MBR} = 4 \rightarrow 17$$

$$4\text{K} \times 1\text{bit} : \text{MAR} = 12, \text{MBR} = 1 \rightarrow 13$$

$$64\text{K} \times 8\text{bit} : \text{MAR} = 16, \text{MBR} = 8 \rightarrow 24$$

26. 1GiB의 USB 메모리에 저장할 수 있는 최대 한글 글자 수는? 단, 한글 1자를 저장하기 위해서는 2byte가 필요하다.

- ① 2^{15} 개 ② 2^{20} 개
③ 2^{29} 개 ④ 2^{30} 개

$$1\text{GiB} = 2^{30} \times 8\text{bits} = 2^{30}\text{bytes}$$

$$\frac{2^{30} \times 8}{2 \times 8} = 2^{29}$$

27. 반도체 기억 소자와 관련이 없는 것은?

- ① 자기코어 ② 플립플롭
③ EPROM ④ RAM

자기코어는 전선을 통과하여 자화하는 방향에 따라 0과 1을 표현하는 메모리이므로 반도체 메모리가 아니다.

28. 컴퓨터의 주 메모리(main memory) 장치에 널리 사용되는 것은?

- ① 자기 테이프 ② 플로피 디스크
③ 하드 디스크 ④ 반도체 IC 메모리

컴퓨터의 주 메모리(main memory) 장치에는 반도체 IC 메모리가 사용된다.

29. 랜덤 액세스 기억 장치의 특징은?

- ① 데이터 입출력의 고속 처리
- ② 데이터 입출력의 순서적 처리
- ③ 데이터 입출력의 정확한 처리
- ④ 데이터 기억 밀도의 조밀화

랜덤 액세스 기억장치는 접근 시간은 어느 위치나 동일하게 걸리는 메모리 형태이므로 고속 처리가 가능하다.

30. ROM에 대한 설명 중 옳지 않은 것은?

- ① 내용을 읽어내는 것만 가능하다.
- ② 기억된 내용을 임의로 변경시킬 수 없다.
- ③ 주로 마이크로프로그램과 같은 제어 프로그램을 기억시키는 데 사용한다.
- ④ 사용자가 작성한 프로그램이나 데이터를 기억시켜 처리하기 위해 사용하는 메모리이다.

사용자가 작성한 프로그램이나 데이터를 기억시켜 처리하기 위해 사용하는 메모리는 RAM이다.

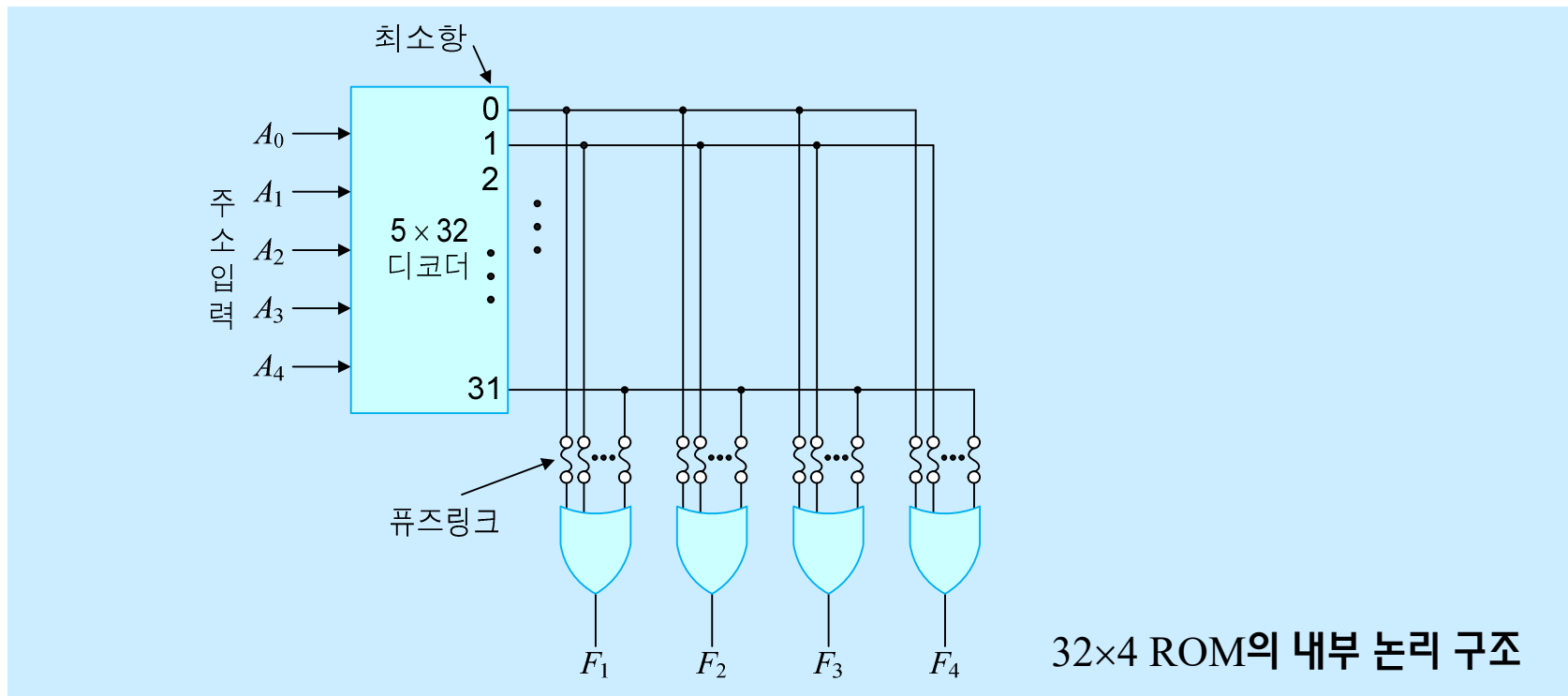
33. ROM IC의 특징을 설명한 것 중 옳지 않은 것은?

- ① Mask ROM: 반도체 공장에서 내용이 기입된다.
- ② PROM: PROM writer로 기입되고 내용을 지울 수 없다.
- ③ EPROM: 자외선을 조사하면 내용을 지울 수 있다.
- ④ EPROM: refresh 회로가 필요하다.

리프레시(refresh) 회로가 필요한 메모리는 DRAM이다.

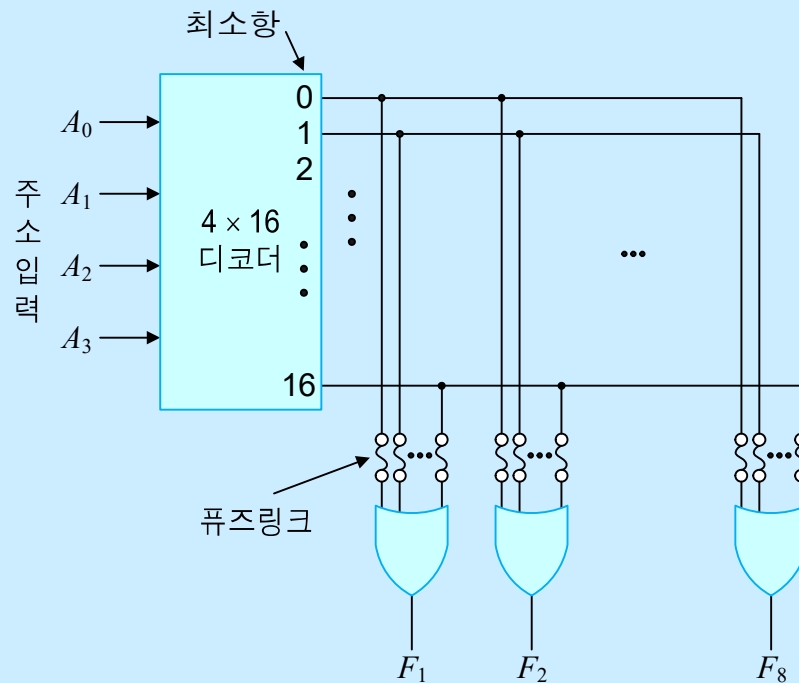
34. ROM(Read Only Memory)의 주요 구성 요소는?

- ① 인코더와 OR 게이트
- ② 디코더와 OR 게이트
- ③ 인코더와 AND 게이트
- ④ 디코더와 AND 게이트



35. 16×8 ROM을 설계하고자 할 때 필요한 게이트의 종류와 그 개수는?

- ① AND 8개, OR 8개 ② AND 8개, OR 16개
 ③ AND 16개, OR 8개 ④ AND 16개, OR 16개

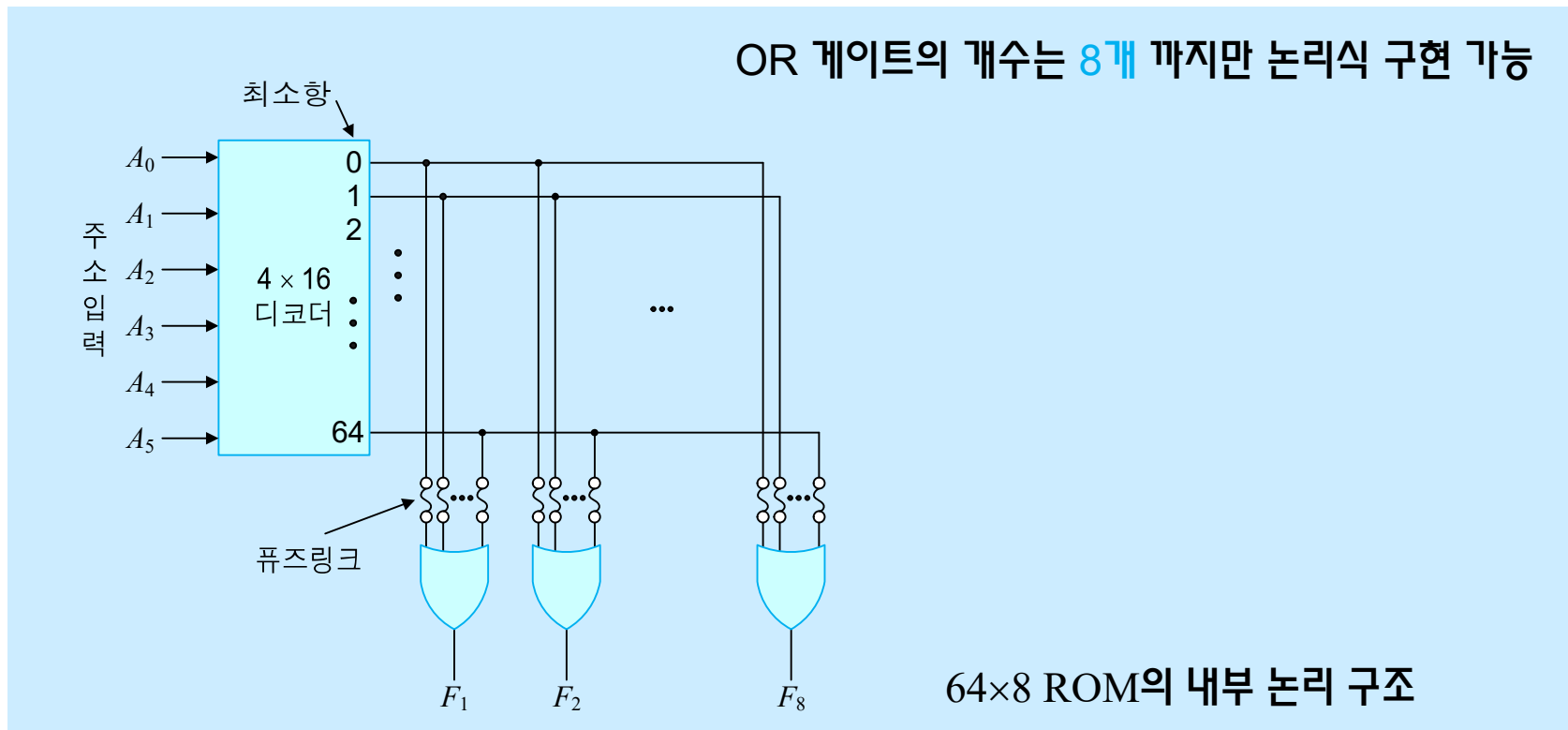


16×8 ROM의 내부 논리 구조

4x16 디코더는 16개의 AND 게이트가 필요하다.

36. 주소 라인이 6비트이고 워드의 크기가 8비트인 ROM을 이용해서 만들 수 있는 논리식에 대한 설명으로 **잘못된** 것은?

- ① 출력 신호 8개 까지만 논리식 구현 가능
- ② AND 게이트의 개수 64개 까지만 논리식 구현 가능
- ③ 입력 신호 6개 까지만 논리식 구현 가능
- ④ OR 게이트의 개수 6개 까지만 논리식 구현 가능



37. ROM 칩에 필요하지 않은 신호는?

- ① 쓰기 신호
- ② 주소
- ③ 읽기 신호
- ④ 칩 선택 신호

ROM은 읽기 동작만 가능하므로 쓰기 신호는 필요하지 않다.

38. 다음 ROM의 회로도를 보고 진리표의 A, B, C 값을 구하면? 단, $\times$ 는 절단 상태를 의미한다.

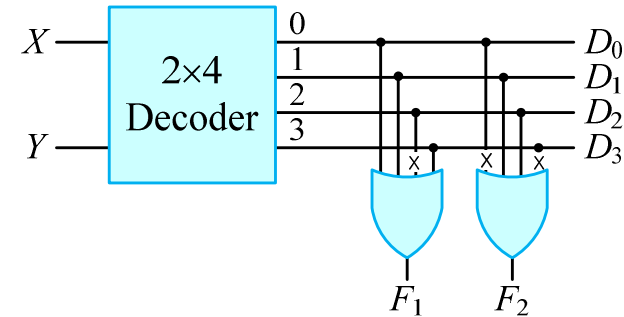
① $A=0, B=1, C=0$

② $A=0, B=1, C=1$

③ $A=1, B=1, C=0$

④ $A=1, B=1, C=1$

X	Y	F_1	F_2
0	0	1	A
0	1	1	1
1	0	0	1
1	1	B	C



$X=0, Y=0$ 이면, $D_3=0, D_2=0, D_1=0, D_0=1$ 이다. $F_1=D_3+D_1+D_0=1, F_2=D_2+D_1=0$

$X=0, Y=1$ 이면, $D_3=0, D_2=0, D_1=1, D_0=0$ 이다. $F_1=D_3+D_1+D_0=1, F_2=D_2+D_1=1$

$X=1, Y=0$ 이면, $D_3=0, D_2=1, D_1=0, D_0=0$ 이다. $F_1=D_3+D_1+D_0=0, F_2=D_2+D_1=1$

$X=1, Y=1$ 이면, $D_3=1, D_2=0, D_1=0, D_0=0$ 이다. $F_1=D_3+D_1+D_0=1, F_2=D_2+D_1=0$

39. 다음은 ROM 회로의 logic diagram이다. 이에 해당하는 진리표로 옳은 것은? 단, $\times$ 는 절단 상태를 의미한다.

①

X	Y	A_0	A_1	A_2
0	0	0	1	0
0	1	0	0	1
1	0	1	0	1
1	1	1	1	0

②

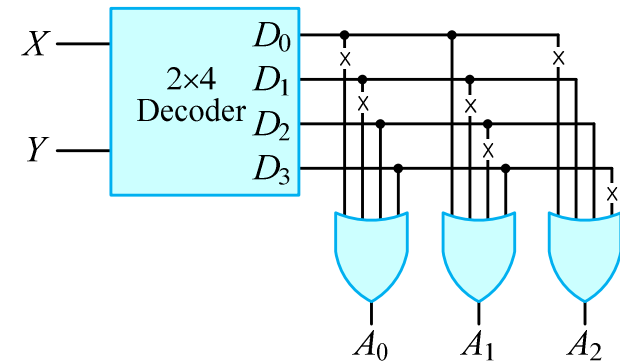
X	Y	A_0	A_1	A_2
0	0	1	0	1
0	1	1	1	0
1	0	0	1	0
1	1	0	0	1

③

X	Y	A_0	A_1	A_2
0	0	1	1	1
0	1	1	0	0
1	0	0	0	0
1	1	0	1	1

④

X	Y	A_0	A_1	A_2
0	0	0	1	1
0	1	0	0	0
1	0	1	0	0
1	1	1	1	1



$X=0, Y=0$ 이면, $D_0=1, D_1=0, D_2=0, D_3=0$ 이다. $A_0=D_2+D_3=0, A_1=D_0+D_3=1, A_2=D_1+D_2=0$
 $X=0, Y=1$ 이면, $D_0=0, D_1=1, D_2=0, D_3=0$ 이다. $A_0=D_2+D_3=0, A_1=D_0+D_3=0, A_2=D_1+D_2=1$
 $X=1, Y=0$ 이면, $D_0=0, D_1=0, D_2=1, D_3=0$ 이다. $A_0=D_2+D_3=1, A_1=D_0+D_3=0, A_2=D_1+D_2=1$
 $X=1, Y=1$ 이면, $D_0=0, D_1=0, D_2=0, D_3=1$ 이다. $A_0=D_2+D_3=1, A_1=D_0+D_3=1, A_2=D_1+D_2=0$

44. 동일한 데이터 배열이 대량으로 요구되는 경우 경제성을 위하여 제조 공정 시 만들어 내는 ROM은?

- ① Mask ROM
 - ② PROM
 - ③ EPROM
 - ④ EEPROM

Mask ROM은 제조 과정 중 제작자가 마지막 조립 과정에서 프로그래밍하며, ROM에 기록된 프로그램은 절대 변경할 수 없다.

45. 전원 공급이 중단되어도 내용이 지워지지 않으며 전기적으로 삭제하고 다시 쓸 수도 있는 기억장치는?

- ☐ ① SRAM ☐ ② PROM
- ☐ ③ EPROM ☒ ④ EEPROM

EEPROM은 기억된 내용을 전기적으로 삭제하고 다시 여러 번 사용할 수 있다.

46. 기억된 정보를 읽어내기도 하고 다른 정보를 기억시킬 수도 있으며, 응용 프로그램의 일시적 로딩, 데이터의 일시적 저장 등에 사용되는 것은?

- ① ROM
 - ② RAM
 - ③ register
 - ④ address

RAM은 기억된 정보를 읽어내기도 하고 다른 정보를 기억시킬 수도 있으며, 응용 프로그램의 일시적 로딩, 데이터의 일시적 저장 등에 사용된다.

47. $M \times N$ 의 명칭을 가지는 RAM에 대한 설명 중 틀린 것은?

- ① 저장 가능한 전체 비트(bit) 수가 $M \times N$ 개이다.
- ② N 비트의 데이터가 입력 또는 출력된다.
- ③ 어드레스의 비트 수는 M 에 의해 결정된다.
- ④ M 은 read 동작에 N 은 write 동작에만 관계된다.

M 과 N 은 read나 write 동작과는 상관 없다.

50. SRAM과 DRAM에 대한 설명 중 틀린 것은?

- ① DRAM은 리프레시 타임이 있다.
- ② SRAM은 DRAM에 비해 데이터 저장 용량을 높이는데 용이하다.
- ③ DRAM과 SRAM은 전원을 끊으면 데이터가 소실된다.
- ④ SRAM에는 리프레시 타임이 없다.

DRAM은 SRAM에 비해 데이터 저장용량을 높이는데 용이하다.

51. SRAM과 DRAM을 설명한 것으로 옳은 것은?

- ① SRAM은 재충전이 필요 없는 메모리이다.
- ② DRAM은 SRAM에 비해 속도가 빠르다.
- ③ SRAM의 소비전력이 DRAM 보다 낮다.
- ④ DRAM의 메모리 셀은 플립플롭으로 구성되어 있다.

- ② SRAM은 DRAM에 비해 속도가 빠르다.
- ③ SRAM의 소비전력이 DRAM 보다 높다.
- ④ SRAM의 메모리 셀은 플립플롭으로 구성되어 있다.

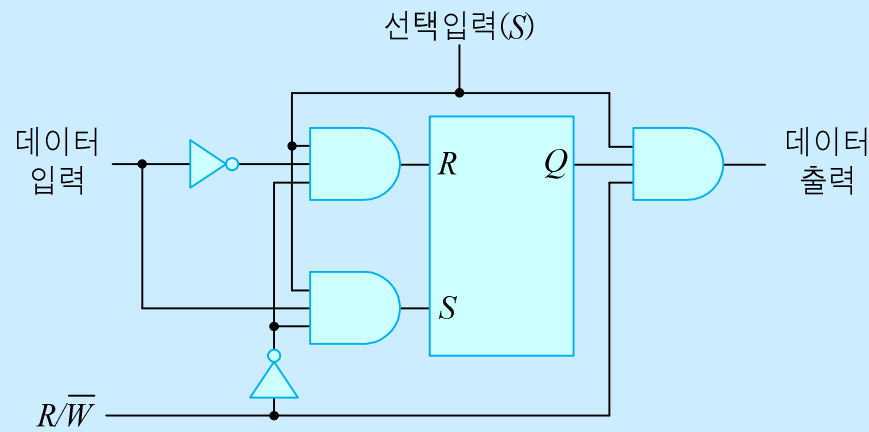
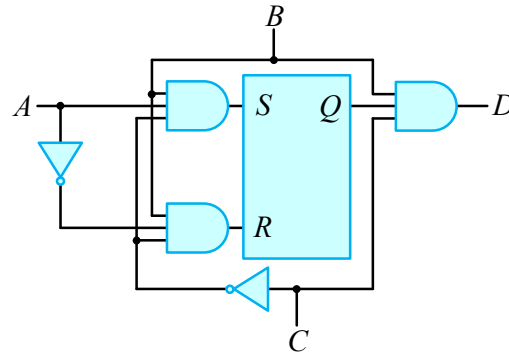
52. SRAM이 DRAM보다 장점인 특성은 어느 것인가?

- ① 메모리 용량
- ② 전력 손실
- ③ 비트당 가격
- ④ 액세스 시간

SRAM은 DRAM에 비해 액세스 시간이 빠르다.

53. 그림은 1bit의 기억 소자를 개념적으로 그린 것이다. 각 단자 중 자료를 기억시키기 위하여 입력되는 단자는?

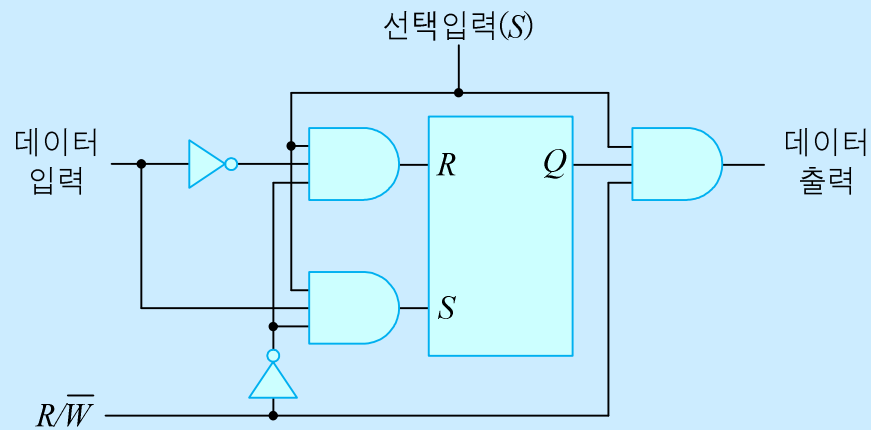
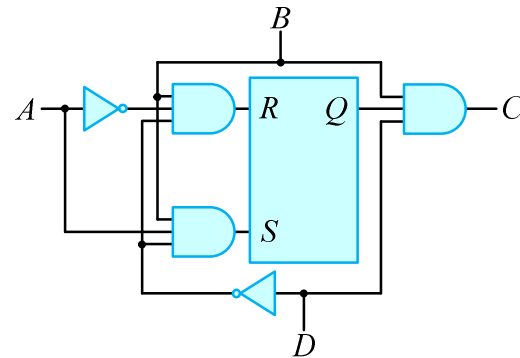
- ① A
- ② B
- ③ C
- ④ D



SRAM 메모리 셀 구조

54. 다음 그림은 메모리 셀(cell)의 논리 구조도이다. 읽기/쓰기(read/write)를 제어하기 위한 단자는?

- ① A
- ② B
- ③ C
- ④ D



SRAM 메모리 셀 구조

57. 메모리 계층(hierarchy)에서 캐시 메모리로 주로 사용되는 것은?

- ① ROM
- ② DRAM
- ③ SRAM
- ④ VRAM

SRAM은 캐시 메모리에 사용된다.

60. SRAM에 비해 DRAM의 특징이 아닌 것은?

- ① 가격이 저렴하다.
- ② 전력 소모가 적다.
- ③ 동작 속도가 빠르다.
- ④ 단위 면적당 기억용량이 크다.

구 분	SRAM	DRAM
구성 소자	플립플롭	커패시터
집적도	낮다.	높다.
전력 소모	많다.	적다.
속도	빠르다.	느리다.
가격	고가	저가
재충전 여부	필요하지 않다.	필요하다.
용도	캐시 메모리	주 기억 장치

61. 다음 중 DRAM에 대한 설명으로 맞는 것은?

- ① 플립플롭 회로를 사용하여 만들어졌다.
- ② 모든 메모리 유형 중에서 가장 빠르다.
- ③ 일반적으로 CPU의 레지스터나 캐시 메모리에만 사용된다.
- ④ 저장된 데이터를 유지하기 위해 계속적으로 데이터를 새롭게 하는 것이 필요하다.

- ① SRAM은 플립플롭 회로를 사용하여 만들어졌다.
- ② SRAM은 모든 메모리 유형 중에서 가장 빠르다.
- ③ 일반적으로 SRAM은 CPU의 레지스터나 캐시 메모리에 사용된다.

62. DRAM에 대한 설명 중 옳지 않은 것은?

- ① SRAM에 비해서 집적도가 높다.
- ② 기억된 정보를 보관하기 위해 주기적인 refresh가 필요하다.
- ③ 일반적으로 SRAM에 비하여 메모리 접근 속도가 느리다.
- ④ 캐시 메모리에 주로 사용된다.

SRAM은 캐시 메모리에 사용된다.

63. 동적 램(RAM)에 관한 설명 중 옳지 않은 것은?

- ① SRAM에 비해 기억 용량이 크다.
- ② 쌍안정 논리회로의 성질을 응용한다.
- ③ 주기억 장치 구성에 사용된다.
- ④ SRAM에 비해 속도가 느리다.

SRAM은 플립플롭(쌍안정 멀티바이브레이터)을 기본 구조로 한다.

64. RAM에 관한 설명 중 틀린 것은?

- ① DRAM은 커패시터에 전하를 저장하는 방식으로 데이터를 저장한다.
- ② SRAM은 플립플롭을 사용해 데이터를 저장하기 때문에 방전 현상이 나타난다.
- ③ DRAM은 상대적으로 소비 전력이 적으며 대용량 메모리 제조에 적합하다.
- ④ SRAM은 컴퓨터에서 캐시 메모리로 주로 사용된다.

SRAM은 플립플롭을 사용해 데이터를 저장하기 때문에 방전 현상은 없다.

65. ROM과 RAM의 차이점을 설명한 것으로 틀린 것은?

- ① RAM은 휘발성 메모리라고 한다.
- ② 어느 ROM이나 한 번 쓰면 지울 수 없다.
- ③ RAM은 동적 RAM과 정적 RAM으로 나눌 수 있다.
- ④ ROM의 종류에는 EPROM, EEPROM, PROM 등이 있다.

Mask ROM이나 PROM은 한 번 쓰면 지울 수 없으나, EPROM은 자외선을 이용하여 지우고 다시 데이터를 쓸 수 있으며, EEPROM은 전기적으로 지우고 다시 쓸 수 있다.

70. 하드 디스크 드라이브(HDD)와 비슷하게 동작하면서 기계적 장치인 HDD와는 달리 반도체를 이용하여 정보를 저장하는 것은?

- ① CCD
- ② SSD
- ③ 캐시 메모리
- ④ DVD

SSD는 반도체 메모리를 이용하여 정보를 저장하며, 하드 디스크를 대신할 대안으로 제시되었다.

71. SSD(solid state drive)에서 하나의 셀에 3비트의 정보를 저장하는 방식은?

- ① ALC
- ② MLC
- ③ SLC
- ④ TLC

구 분	SLC	MLC	TLC	QLC
셀 당 비트 수(bit/cell)	1	2	3	4

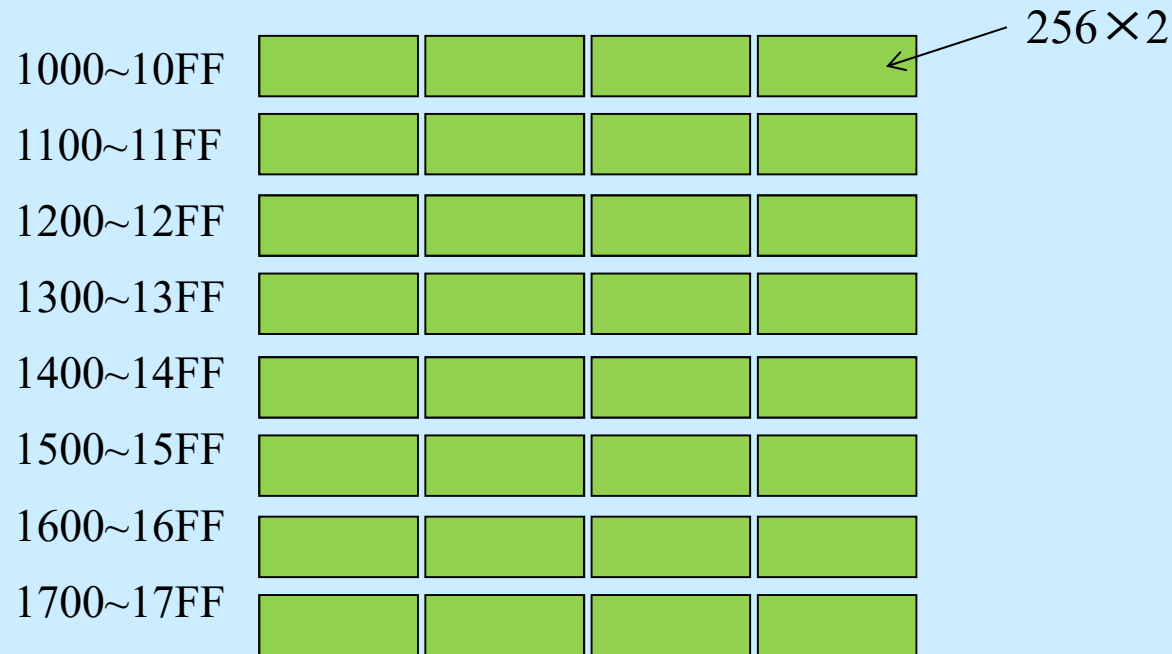
72. 256×2 RAM으로 주소 $1000_{(16)} \sim 17FF_{(16)}$ 사이의 기억 장치를 구성하려면, 필요한 RAM의 개수는? 단, 기억장치 한 주소는 8비트로 되어 있다.

- ① 8개 ② 16개 ③ 32개 ④ 64개

256×2 을 $1000 \sim 17FF$ 사이의 주소로 구성

일단 8비트로 구성하려면 $256 \times 2 \times 4$ 개가 되어야 하고

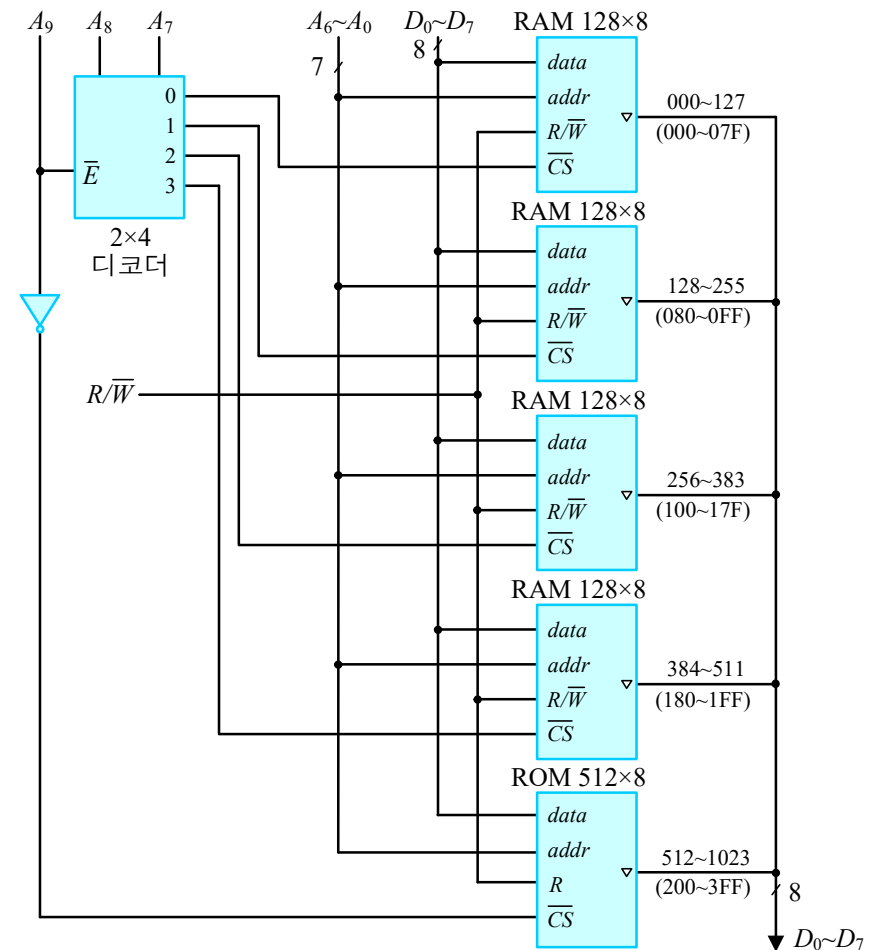
하나의 칩은 8비트 주소가 필요하며, 한 칩의 주소 범위는 $00 \sim FF$ 이므로 아래와 같이 구성되어 $8 \times 4 = 32$ 개의 칩이 필요하다.



73. 128×8 크기의 RAM이 4개가 있고, 512×8 크기의 ROM이 1개 있다. 마이크로프로세서에서 어드레스로 이 칩들을 연결하고자 한다. 각 RAM과 ROM에는 $\overline{CS1}$ 과 $\overline{CS2}$ 의 두 개의 chip select 선이 있다고 한다. 2×4 디코더를 사용해서 각 칩을 선택하고자 한다면 최소의 어드레스 선은 몇 개가 필요한가?

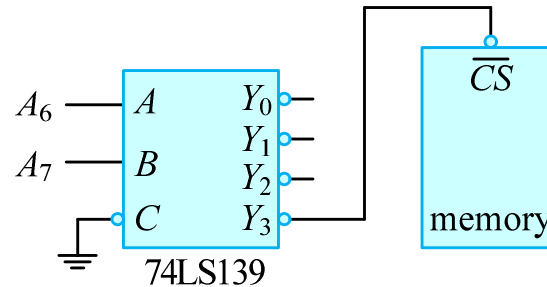
- ① 8개 ② 9개
③ 10개 ④ 11개

128×8 RAM 4개에 의한 주소공간은 512개이고, 512×8 ROM에 의한 주소공간은 512개이다. 따라서 총 주소공간은 1024개가 필요하므로 주소선은 10개가 소요된다.



74. 다음과 같이 메모리의 주소가 8비트($A_7 \sim A_0$)로 구성된 메모리의 주소를 지정하고자 한다. 메모리 어드레스 디코더의 A_7, A_6 입력이 모두 1이 입력되는 경우 어드레스 공간을 16진수로 올바르게 나타낸 것은?

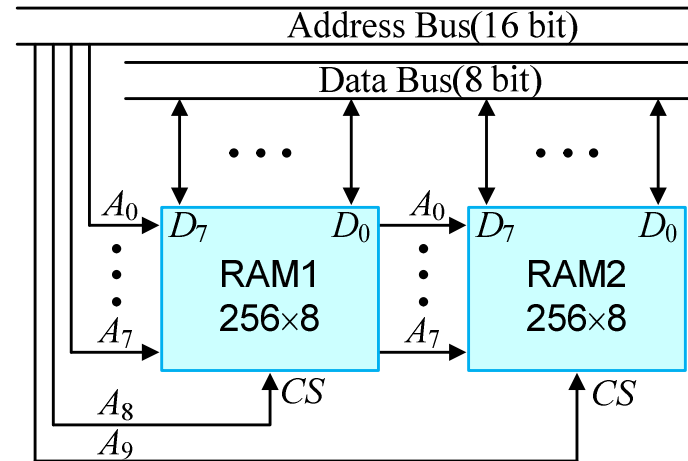
- ① $00_{(16)} \sim 30_{(16)}$
- ② $80_{(16)} \sim BF_{(16)}$
- ③ $C0_{(16)} \sim FF_{(16)}$
- ④ $18_{(16)} \sim 1F_{(16)}$



memory: $A_7A_6A_5A_4A_3A_2A_1A_0 = 1100\ 0000 \sim 1111\ 1111$
 (= C 0 ~ F F)

75. 그림과 같이 256×8 RAM 칩의 주소를 $A_0 \sim A_7$ 로 지정하고 RAM1을 A_8 로 RAM2를 A_9 로 CS에 연결하여 칩 선택 신호로 사용할 때, $A_8=1$ 이면 RAM1 칩이 선택되고, 주소 범위는 $100_{(16)} \sim 1FF_{(16)}$ 가 된다. $A_9=1$ 이면 RAM2 칩이 선택되도록 할 때, RAM2에 할당되는 주소 범위는?

- ① $100_{(16)} \sim 1FF_{(16)}$
- ② $200_{(16)} \sim 2FF_{(16)}$
- ③ $300_{(16)} \sim 3FF_{(16)}$
- ④ $400_{(16)} \sim 4FF_{(16)}$



RAM 1: $A_9A_8A_7A_6A_5A_4A_3A_2A_1A_0 = 01\ 0000\ 0000 \sim 01\ 1111\ 1111$
 (= 1 0 0 ~ 1 F F)
 RAM 2: $A_9A_8A_7A_6A_5A_4A_3A_2A_1A_0 = 10\ 0000\ 0000 \sim 10\ 1111\ 1111$
 (= 2 0 0 ~ 2 F F)